

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-332244
(43)Date of publication of application : 21.11.2003

(51)Int.Cl. H01L 21/205
C30B 23/04
C30B 25/04
C30B 29/38
// H01S 5/343

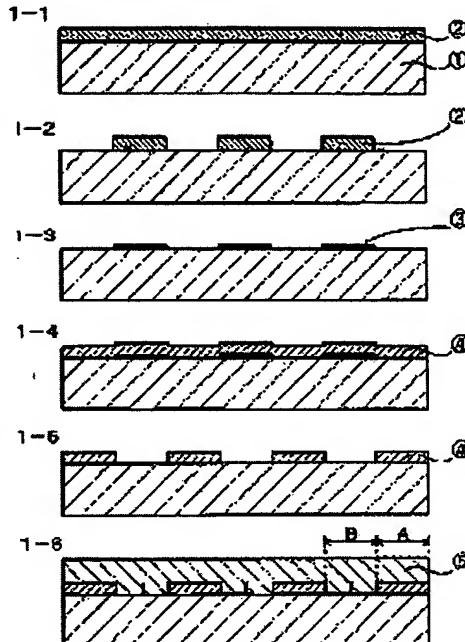
(21)Application number : 2002-137638 (71)Applicant : NICHIA CHEM IND LTD
(22)Date of filing : 13.05.2002 (72)Inventor : NARITA JUNYA
TAKEGAWA KAZUNORI
MAEKAWA HITOSHI

(54) METHOD FOR MANUFACTURING NITRIDE SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To attain a nitride semiconductor substrate which has a excellent crystallinity and a penetrating dislocation is decreased in a growth of the nitride semiconductor.

SOLUTION: The method includes a first process in which a peel film is formed on the substrate and one molecule layer of the peel film is chemically bonded on the surface of the substrate, a second process in which the peel film chemically bonded on the substrate surface is patterned, and a third process in which a first nitride semiconductor is grown on the substrate patterned on the peel film, then, the first nitride semiconductor on the chemically bonded peel film is removed by a liftoff, and a second nitride semiconductor is laterally grown with the first nitride semiconductor as growth nucleus.



LEGAL STATUS

[Date of request for examination] 22.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-332244

(P2003-332244A)

(43)公開日 平成15年11月21日 (2003.11.21)

(51)Int.Cl.
H 01 L 21/205
C 30 B 23/04
25/04
29/38
// H 01 S 5/343

識別記号
H 01 L 21/205
C 30 B 23/04
25/04
29/38
H 01 S 5/343

6 1 0

F I
H 01 L 21/205
C 30 B 23/04
25/04
29/38
H 01 S 5/343

マーク (参考)
4 G 0 7 7
5 F 0 4 5
5 F 0 7 3
D
6 1 0

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21)出願番号 特願2002-137638(P2002-137638)

(22)出願日 平成14年5月13日 (2002.5.13)

(71)出願人 000226057

日亞化学工業株式会社
徳島県阿南市上中町岡491番地100

(72)発明者 成田 淳也
徳島県阿南市上中町岡491番地100 日亞化
学工業株式会社内

(72)発明者 竹川 一紀
徳島県阿南市上中町岡491番地100 日亞化
学工業株式会社内

(72)発明者 前川 仁志
徳島県阿南市上中町岡491番地100 日亞化
学工業株式会社内

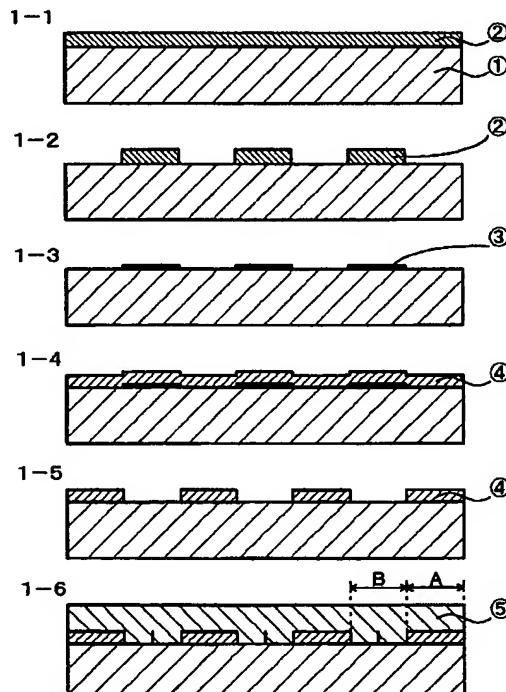
最終頁に続く

(54)【発明の名称】窒化物半導体基板の製造方法

(57)【要約】

【課題】窒化物半導体の成長において、結晶性がよく、かつ貫通転位を低減させた窒化物半導体基板を得ることを目的とする。

【解決手段】基板上に剥離膜を成膜して少なくとも該剥離膜の1分子層を前記基板の表面で化学結合させる第1の工程と、前記基板表面と化学結合した剥離膜をパターン形成する第2の工程と、前記剥離膜のパターン形成された基板上に第1の窒化物半導体を成長後、前記化学結合した剥離膜上の第1の窒化物半導体をリフトオフにより除去し、その後、前記第1の窒化物半導体を成長核として第2の窒化物半導体をラテラル成長させる第3の工程とを備える。



【特許請求の範囲】

【請求項1】ラテラル成長を利用して窒化物半導体基板の製造方法であって、

基板上に剥離膜を成膜して少なくとも該剥離膜の1分子層を前記基板の表面で化学結合させる第1の工程と、前記基板表面と化学結合した剥離膜をパターン形成する第2の工程と、前記剥離膜のパターン形成された基板上に第1の窒化物半導体を成長後、前記化学結合した剥離膜上の第1の窒化物半導体をリフトオフにより除去し、その後、前記第1の窒化物半導体を成長核として第2の窒化物半導体をラテラル成長させる第3の工程とを備えたことを特徴とする窒化物半導体基板の製造方法。

【請求項2】前記化学結合した剥離膜の成膜方法は、プラズマCVD法、又はECRスパッタ法であることを特徴とする請求項1に記載の窒化物半導体基板の製造方法。

【請求項3】前記化学結合した剥離膜のパターン形成は、該剥離膜を基板表面における化学結合を切断することができるエネルギーでエッティングを行うことにより形成することを特徴とする請求項1に記載の窒化物半導体基板の製造方法。

【請求項4】前記化学結合を切断するエネルギーでエッティングを行った基板表面は露出又は、凹部形成されていることを特徴とする請求項3に記載の窒化物半導体基板の製造方法。

【請求項5】前記第2の窒化物半導体は、第1の窒化物半導体より高温で成長されることを特徴とする請求項1に記載の窒化物半導体基板の製造方法。

【請求項6】前記リフトオフは、前記窒化物半導体基板の雰囲気温度を上昇させることを特徴とする請求項1に記載の窒化物半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一般式が $In_x Al_y Ga_{1-x-y} N$ ($0 \leq X, 0 \leq Y, X + Y \leq 1$) で示される窒化物半導体基板の製造方法に関する。

【0002】

【従来の技術】近年、サファイア、炭化ケイ素、スピネルのような窒化物半導体と異なる異種基板上に、窒化物半導体を成長させる研究が種々検討されている。これは発光素子等に利用可能な結晶性のよい窒化物半導体のバルク単結晶を得るのが困難だからである。前記異種基板上に窒化物半導体を成長すれば格子定数や熱膨張係数差から窒化物半導体の結晶性を低下させてしまう。

【0003】転位欠陥を低減させる方法として、ラテラル成長を利用して窒化物半導体基板を形成する方法が特開平10-312971号公報に示されている。これは、 SiO_2 等のマスク材料を保護膜として用いて基板上にパターンニングし、ラテラル成長により保護膜を埋め込むまで成長させることにより保護膜上における結晶成

長過程で転位の伝播方向が曲げられることにより転位密度の低減がなされるものである。

【0004】

【発明が解決しようとする課題】しかしながら上記の方法では、窒化物半導体のラテラル成長をさせて保護膜を埋め込む際に、保護膜上を成長面に対して結晶の横方向成長が進むにつれ結晶軸が傾くことになる。そのためチルトが発生する。このチルトした結晶同士が合体することにより新たな転位欠陥が発生する。また、保護膜を有する状態で窒化物半導体を成長させれば、窒化物半導体を埋めて表面を平坦化させるのに保護膜を有しない場合に比べて厚膜成長をさせる必要がある。異種基板上に窒化物半導体を厚膜成長すれば窒化物半導体基板の反りは大きくなりクラックが発生しやすくなる。また、窒化物半導体の成長時に保護膜の分解による汚染が発生し、窒化物半導体の結晶性が劣化してしまう。

【0005】そこで、本発明の目的は、上記に示すように保護膜上に窒化物半導体をラテラル成長させることなく、つまり保護膜を覆うことなく転位欠陥を低減させた結晶性の良い窒化物半導体基板の製造方法を提供することにある。

【0006】

【課題を解決するための手段】本発明における窒化物半導体基板の製造方法は、ラテラル成長を利用したものであって、基板上に剥離膜を成膜して少なくとも該剥離膜の1分子層を前記基板の表面で化学結合させる第1の工程と、前記基板表面と化学結合した剥離膜をパターン形成する第2の工程と、前記剥離膜のパターン形成された基板上に第1の窒化物半導体を成長後、前記化学結合した剥離膜上の第1の窒化物半導体をリフトオフにより除去し、その後、前記第1の窒化物半導体を成長核として第2の窒化物半導体をラテラル成長させる第3の工程とを備えたことを特徴とする。

【0007】このように、本発明における窒化物半導体基板の製造方法では、剥離膜を成膜し、パターン形成を行うが該剥離膜は窒化物半導体のラテラル成長時には除去されている。本発明における剥離膜とは窒化物半導体をリフトオフにより除去することを目的としており、該剥離膜上に窒化物半導体をラテラル成長させるものではない。そのため、従来技術のように保護膜上に窒化物半導体をラテラル成長させると発生していたチルトは本発明では抑制される。また、本発明は保護膜を覆い窒化物半導体基板を平坦化させるものではないため、窒化物半導体基板を薄膜で形成することができ、基板の反りが緩和されることでクラックの発生を防止することもできる。ここで、本発明におけるラテラル成長とは、横方向成長だけではなく縦方向成長も含んだ意味であり、転位欠陥を横方向に曲げる作用効果を有する。

【0008】本発明は、基板表面と化学結合した剥離膜をパターン形成後、その基板上に第3の工程で第1の窒

化物半導体を成長させるが、この第1の窒化物半導体は剥離膜上をラテラル成長するものではない。これに対して、第2の窒化物半導体は前記化学結合した剥離膜上の窒化物半導体をリフトオフにより除去した後、リフトオフ領域以外の第1の窒化物半導体を成長核としてラテラル成長せるものである。前記剥離膜上の第1の窒化物半導体は第2の窒化物半導体の成長時には該化学結合した剥離膜とともに除去されている。このリフトオフは前記化学結合した剥離膜の化学結合をも切断除去するものである。前記基板表面と剥離膜界面との化学結合を切断するリフトオフ条件は後述する。本発明において、第3の工程は連続反応とすることができるため、反応装置から取り出して別の装置で反応させる等の工程の簡略化もできる。また、基板上に埃やゴミが付着した状態で窒化物半導体を反応させることもなくなる。第3の工程は、まずパターン形成された前記剥離膜を有する基板上に第1の窒化物半導体を成長させる。次に、リフトオフを用いて選択的にパターン形成された前記剥離膜上の窒化物半導体を除去する。この剥離膜が形成されていない領域には第1の窒化物半導体が成長核として残ることになる。この成長核を有することで、次に成長させる第2の窒化物半導体のラテラル成長が可能となる。基板上に窒化物半導体を成長させるには、まず窒化物半導体を成長させるための成長核を形成する必要がある。その理由を以下に示す。この成長核がなければ窒化物半導体は成長速度が遅く、また成長したとしても結晶性が悪く多結晶となる。そのため、成長核を基板上に部分的に形成しておく。この成長核より窒化物半導体が選択的に成長すれば単結晶となる。前記剥離膜がリフトオフにより除去された領域には第1の窒化物半導体が成長核として形成されておらず、この領域では第2の窒化物半導体は成長せずに、第2の窒化物半導体は前記成長核から選択的に成長する。この成長核から第2の窒化物半導体を連続して成長させることで第2の窒化物半導体はラテラル成長をして、表面が平坦かつ鏡面である窒化物半導体基板を得ることができる。

【0009】前記剥離膜の成膜方法は、少なくとも剥離膜の1分子層が基板表面で化学結合していればよいが、好ましくはプラズマCVD法、又はECRスパッタ法を用いる。この条件としては、例えばプラズマCVD法においては、圧力20Pa、RFを120W、SiH₄を5sccm、N₂Oを200sccm、温度を360℃とする。ECRスパッタ法においては、Arを20sccm、N₂を5sccm、RFを500W、マイクロ波500W、ターゲットをSi、温度を常温とする。

【0010】前記化学結合した剥離膜のパターン形成は、該剥離膜を基板表面における化学結合を切断することができるエネルギーでエッティングを行うことにより形成する。ここで、剥離膜をエッティングする方法とは基板上に成膜された剥離膜を取り除くだけでなく、基板表面

で化学結合した剥離膜をも取り除くことを条件とする。前記化学結合を切断することができるエネルギーでのエッティングとは、プラズマを用いたドライエッティングである。また、ウェットエッティングや加熱との組み合わせでもよい。

【0011】前記第2の工程において、前記基板表面は露出又は、凹部形成されていることを特徴とする。これは、剥離膜をパターン形成することで、剥離膜が除去された領域の基板表面が露出されるためである。このように部分的に剥離膜を除去することで、後工程において成長させる窒化物半導体の成長核の形成領域を設けることができる。さらに前記エッティングを長時間行うか、または基板表面を露出後、基板と剥離膜とのエッティング選択比が大きいエッティング法によって基板のエッティングを優先的に行えば基板に凹部を形成することができる。この凹部に第1の窒化物半導体を成長核として形成してもよい。

【0012】以下に第3の工程を図2に示す。基板表面と化学結合した剥離膜をパターン形成した基板を準備する(図2-a)。ここで、前記剥離膜は化学結合した1分子層のみを基板表面に残すのが好ましい。これは、連続反応で行う第3の工程でリフトオフを容易にするためである。そのため、前記剥離膜はウェットエッティング等で1分子層に調整する。以上が第2の工程である。次に、第3の工程を装置内で連続反応として行う。まず、前記剥離膜がパターン形成された基板上に第1の窒化物半導体を成長させる。ここで、第1の窒化物半導体の成長温度は前記化学結合を切断しない程度であって、好ましくは900℃以下、より好ましくは700℃以下の低温成長とする。ここでは基板表面には前記剥離膜を有しない領域(A領域)、及び剥離膜上(B領域)に第1の窒化物半導体が成長している(図2-b)。次に、リフトオフにより前記剥離膜上の第1の窒化物半導体を除去する。このリフトオフは、第2の窒化物半導体を前記第1の窒化物半導体より高温で成長させるだけでよい。こうすれば、反応時間の短縮になる。ここで高温とは、基板表面での1分子層の剥離膜の化学結合を切断することができる温度である。具体的には900℃以上、好ましくは1000℃以上である。第2の窒化物半導体の成長時には前記化学結合された剥離膜及び該保護膜上の第1の窒化物半導体は取り除かれるため、リフトオフ後、A領域にのみ第1の窒化物半導体が成長核を形成する(図2-c)。また、前記第1の窒化物半導体を成長させた後、窒化物半導体基板の雰囲気温度を上昇させてもよい。その後、第2の窒化物半導体を成長させる。これにより、第2の窒化物半導体を成長させる時には前記剥離膜は完全に除去されているため、第2の窒化物半導体成長中にたとえ1分子層の剥離膜であっても不純物として混入することはない。また、前記第1の窒化物半導体と第2の窒化物半導体との成長温度を同じとすることも可

能である。その上に窒化物半導体を成長させれば結晶性は向上する。さらに、第2の窒化物半導体は部分的に形成された第1の窒化物半導体を成長核として選択的に成長することでラテラル成長が行われる(図2-d)。さらにラテラル成長を続ければ、平坦化し、且つ鏡面である窒化物半導体から成る窒化物半導体基板となる(図2-e)。前記化学結合を切断するのに必要な温度は長時間の加熱を行えば300°C程度であっても効果がある。しかし、このような低温で長時間かけて剥離膜を除去させるのは産業用途として望ましくない。

【0013】以上より、本発明では転位欠陥は大幅に低減され、第2の窒化物半導体を成長後の窒化物半導体基板表面における単位面積あたりの転位密度は10⁷個/cm²以下とすることができます。この転位欠陥を低減させた窒化物半導体基板は、保護膜上に窒化物半導体を横方向成長させた場合に窒化物半導体同士の接合部分に発生するチルトや段差、その他の応力も抑制することができる。さらに、窒化物半導体を保護膜上にラテラル成長させるものではないため、窒化物半導体基板を薄膜化することもできる。上記理由としては、窒化物半導体の成長を保護膜上で強引に横方向成長させるのではなく、成長核よりストレスを有さずラテラル成長させるためである。そのため、窒化物半導体の表面形状は平坦かつ鏡面とすることができます、この窒化物半導体基板上に形成されるLED素子、LD素子等の歩留まりや信頼性は向上する。

【0014】

【発明の実施の形態】本実施形態における窒化物半導体基板は、ラテラル成長を利用して製造されるものであって、保護膜を有さず形成されているためチルトも存在しない。窒化物半導体を成長核として形成し、該成長核より窒化物半導体の再成長を行うことで、窒化物半導体は縦方向、及び横方向に成長する。そのため、転位欠陥もラテラル成長により屈曲させることができ低転位領域を形成することができる。このラテラル成長をさらに統一すれば、ラテラル成長した窒化物半導体同士が接合して表面が平坦かつ鏡面である窒化物半導体基板となる。

【0015】上記窒化物半導体基板の転位欠陥数を以下に示す。CL(カソード・ルミネッセンス)法により、窒化物半導体の表面における単位面積あたりの転位欠陥はB領域は1×10⁷個/cm²以下、さらに好ましくは1×10⁶個/cm²以下となる。また、A領域は縦方向に進む貫通転位が残るため、転位数は1×10⁸~1×10¹⁰個/cm²程度となる。

【0016】【実施形態1】本発明の実施形態における窒化物半導体基板の製造工程は、基板上に剥離膜を成膜して少なくとも該剥離膜の1分子層を前記基板の表面で化学結合させる第1の工程と、前記基板表面に化学結合した剥離膜をパターン形成する第2の工程と、前記剥離膜のパターン形成された基板上に第1の第1の窒化物半

導体を成長後、前記化学結合した剥離膜上の第1の窒化物半導体をリフトオフにより除去し、その後、前記第1の窒化物半導体を成長核として第2の窒化物半導体をラテラル成長させる第3の工程とから成る。

【0017】以下、図1を用いて上記の各工程を詳細に説明する。まず、第1の工程では基板1上に剥離膜2を成膜する(図1-1)。この成膜は基板1表面において、少なくとも剥離膜の1分子層が化学結合している。これは、剥離膜の成膜時に基板表面で化学結合させるものの、又は剥離膜を成膜後に前記化学結合できる程度のエネルギーを新たに与えるものであってもよい。

【0018】前記剥離膜の成膜時に化学結合させるには、プラズマを利用した成膜法が好ましくプラズマCVD法やECRスパッタ法がある。プラズマCVD法の簡単な原理としては、エネルギーの高いガスのプラズマ状態で原料ガスを励起し、あるいは化学結合を分解し、原子あるいは分子のラジカルをつくり出し、活性な粒子間の反応により薄膜を堆積する方法である。ECRスパッタ法の簡単な原理としては、プラズマ生成室で電子サイクロotron共鳴(ECR)を起こし、プラズマ室から発散する磁界に沿って導き出されたプラズマにより、DCまたはRFを印加したターゲットをスパッタリングして試料室の基板上に薄膜を成膜する技術であり、プラズマ生成室と試料室との間にリング状ターゲットを設置する。その他の方法としては、CVD、スパッタリング及び、蒸着法も考えられる。

【0019】前記剥離膜を成膜後に新たに該剥離膜と基板が化学結合できる程度のエネルギー(少なくとも該剥離膜の1分子層が基板表面で化学結合できるエネルギー)を与える方法には、具体的にアニールがある。

【0020】前記基板1としては、C面、R面、及びA面のいずれかを主面とするサファイア、スピネル(MgAl₂O₄)のような絶縁性基板、SiC(6H、4H、3C)、ZnS、ZnO、GaAs、Si、及び窒化物半導体と格子接合する酸化物基板等を用いることができる。これらの基板にはオフ角が形成されていてよい。

【0021】前記剥離膜2としては、基板表面で化学結合するものであればよい。この剥離膜2の具体例としては、酸化ケイ素(SiO_x)、窒化ケイ素(Si_xN_y)、窒化酸化ケイ素(SiO_xN_y)、酸化チタン(TiO_x)、酸化ジルコニウム(ZrO_x)等の酸化物、窒化物、または1200°C以上の融点を有する金属がある。また剥離膜の膜厚は、少なくとも剥離膜の1分子層が化学結合していれば、特に限定する必要はないが、後工程で前記化学結合を切断するには、ある程度薄膜であることが好ましく、膜厚は1分子層以上30μm以下、好ましくは1分子層以上3μm以下とする。この範囲で成膜すれば、後工程での剥離膜の除去(化学結合を切断)も容易にすることができます。

【0022】次に、第2の工程として前記基板表面で化学結合した剥離膜3をパターン形成する(図1-3)。このパターン形成とは、前記剥離膜の除去領域をつくることである。前記剥離膜2をパターン形成する(図1-2)。その後、基板表面に1分子層が化学結合した剥離膜3を残し、他の剥離膜を除去する(図1-3)。ここで、剥離膜の除去領域とは、基板表面における化学結合を切断して、基板表面を露出している領域である。この領域はエッチングによって形成されるが、基板表面を露出後、さらにエッチングを続けることで基板表面の断面形状を凹部に形成してもよい。また、このパターン形成された剥離膜は基板表面で1分子層が化学結合していればよい。1分子層とすることで、後工程でリフトオフを行う時に該剥離膜を除去しやすい。さらに、該剥離膜の分解による汚染も抑制される。そのため、基板表面に剥離膜を化学結合した1分子層のみ残すにはバッファードフッ酸(BHF)等を用いたウェットエッチングを行う。

【0023】このパターン形成する具体的方法としては、ドライエッチング方法があり、反応性イオンエッチング(RIE)、ICP、反応性イオンビームエッチング(RIBE)、電子サイクロトロンエッチング(ERC)、アッシャー等の装置を用いる。

【0024】また剥離膜のパターン形成された平面形状はストライプ形状や格子状、その他に島状、円形、又は多角形等を用いることができる。さらには円形や多角形の開口部を有するものがある。この剥離膜2の開口部には、後工程において窒化物半導体の成長核が形成される。例えば剥離膜2をストライプ形状にパターン形成した場合、剥離膜の存在領域は後工程で窒化物半導体がラテラル成長する領域となる。この領域が広ければ低転位領域を広く形成することができる。剥離膜の存在領域幅としては1~100μm、好ましくは5~15μmである。

【0025】また、剥離膜2をストライプ状に形成する場合に、基板1をサファイア基板とすれば、オリフラ面をサファイアのA面とし、このオリフラ面の垂直軸に対して左右どちらかにずらして剥離膜2を形成してもよい。具体的には、このオリフラ面の垂直軸に対して左右にθ=0°~5°、好ましくはθ=0.001°~0.5°の範囲とすることで、窒化物半導体を成長させた後の表面をより平坦化させることができる。

【0026】次に第3の工程として、前記基板の剥離膜のパターン形成面に少なくとも2層から成る窒化物半導体を成長させる(図1-6)。この第3の工程は連続反応であって、そのうち1層はラテラル成長させることで表面を平坦化させた窒化物半導体基板を形成する。前記窒化物半導体は成長核を形成する第1の窒化物半導体とラテラル成長させる第2の窒化物半導体とを備える。第1の窒化物半導体と第2の窒化物半導体の間に第3の窒

化物半導体を単層又は複数層で成長させてもよい。また前記第1の窒化物半導体は単結晶と多結晶が混在するバッファ層としてもよい。

【0027】前記第1の窒化物半導体は成長温度を900℃以下の低温とする(図1-4)。好ましくは700℃以下とし、膜厚10オングストローム以上0.5μm以下で成長される。これは基板1との格子定数不整を緩和するためであり、転位欠陥を低減させる緩衝層としての効果を有する。この第1の窒化物半導体を成長後、リフトオフを行うことで前記剥離膜の基板表面での化学結合を切断し、剥離膜を除去することでA領域に成長核をパターン形成する。このリフトオフは窒化物半導体基板の雰囲気温度を上昇させるものである。前記剥離膜の基板表面での化学結合を切断する条件としては、雰囲気温度を700℃以上とし、H₂雰囲気を10分以上保持する。また、NH₃を1.0リットル/m³以下、好ましくは0.5リットル/m³以下で0.1リットル/m³程度加えてよい。以上より、基板表面で化学結合した剥離膜が除去される(図1-5)。その後、第2の窒化物半導体を成長させる。これは、前記第1の窒化物半導体を成長核として剥離膜の除去領域でラテラル成長をして窒化物半導体基板を形成する(図1-6)。また、下記に示す温度条件等で第2の窒化物半導体を成長させることでリフトオフ作用を有する。

【0028】前記第2の窒化物半導体の成長条件としては、成長温度を900℃以上とし、膜厚は3μm以上であれば表面が平坦な窒化物半導体基板を形成できる。このラテラル成長を選択的に行い平坦化させることで窒化物半導体基板を形成することもできる。ラテラル成長を優先させることで更に窒化物半導体基板の薄膜化ができる。その条件としては、V族(窒素)原料とIII族原料との比であるV/III比を小さくする、又は圧力条件を減圧条件とする、その他にMgを高濃度ドープさせる等である。

【0029】前記窒化物半導体としては、アンドープの窒化物半導体、及びSi、Ge、SnおよびS等のn型不純物をドープした窒化物半導体、その他にMgやZn等のp型不純物をドープした窒化物半導体、又はn型不純物とp型不純物とを同時ドーピングした窒化物半導体を用いることができる。前記窒化物半導体は、いずれも一般式In_xAl_yGa_{1-x-y}N(0≤x、0≤y、x+y≤1)によって表される組成を有する。しかし、これらは互いに異なる組成であってもよい。また、窒化物半導体の成長方法としては、MOVPE(有機金属気相成長法)、HVP(ハライド気相成長法)、MBE(分子線エピタキシー法)、MOCVD(有機金属化合物気相成長法)等の気相成長方法を適用することができる。

【0030】また、前記窒化物半導体基板上に窒化物半導体を厚膜成長させ、この厚膜成長時に転位欠陥を収束

させることで転位欠陥をより低減することができる。通常、ラテラル成長させた窒化物半導体基板上に窒化物半導体を厚膜成長すればチルトの影響を受けて厚膜成長後の表面が平坦にならない。しかし、本件の窒化物半導体基板では、チルトやラテラル成長による応力や窒化物半導体同士の接合部に段差がないため、厚膜成長させた後も表面が平坦かつ鏡面となる。この厚膜成長をHVPE法で行う場合、例えばGaNであれば、HC1ガスとGa金属が反応することでGaN_{1-x}Al_xを形成し、さらにこのGaNがアンモニアと反応することで低転位であり100μm以上のGaNを基板上に堆積させるものである。窒化物半導体と異なる異種基板上に窒化物半導体を厚膜成長させた場合には、この厚膜の窒化物半導体基板から異種基板を除去することにより窒化物半導体のみから成る単体基板を形成することができる。窒化物半導体から成る単体基板は、裏面電極構造とするLEDやLD等を形成することができる。

【0031】【実施形態2】次に、前記窒化物半導体基板上に形成する窒化物半導体レーザ素子を示す(図3)。前記実施形態1で形成した窒化物半導体基板(基板1上に窒化物半導体10を形成)上にn側コンタクト層101としてn型不純物をドープしたAl_xGa_{1-x}N(0≤x<1)を5μm程度で成長させる。このn側コンタクト層上にクラック防止層(図示されていない)としてn型不純物ドープIn_xGaN_{1-x}(0≤x<1)を0.2μm程度で成長させる。なお、このクラック防止層は省略可能である。続いて、クラック防止層上にn側クラッド層102を成長させる。このn側クラッド層としては、超格子構造であるのが好ましく、アンドープAl_xGaN_{1-x}(0≤x<1)よりなる層と、n型不純物をドープしたn型GaNよりなる層とを交互に積層して総膜厚1.2μm程度の超格子構造よりなるn側クラッド層を成長させる。続いて、アンドープGaNよりなるn側光ガイド層103を0.1μm程度の膜厚で成長させる。このn側光ガイド層はn型不純物をドープしてもよい。

【0032】次に、障壁層にノンドープIn_xGaN_{1-x}(0≤x≤1)と井戸層にn型不純物ドープIn_xGaN_{1-x}(0≤x≤1)とからなる单一量子井戸構造、又は多重量子井戸構造である活性層104を成長させる。多重量子井戸構造であれば、障壁層と井戸層とを同一温度で2~5回程度で交互に積層し、最後に障壁層とし総膜厚を200~500Åとする。

【0033】次に、活性層上にp側キャップ層(図示されていない)としてp型不純物をドープしたp型Al_xGaN_{1-x}(0≤x<1)を成長させる。このp側キャップ層は膜厚を50~500Å程度で成長させる。続いて、アンドープGaNよりなるp側光ガイド層105を0.05~0.5μm程度の膜厚で成長させる。このp側光ガイド層105は、p型不純物をドープしてもよ

い。次に、p側光ガイド層上にp側クラッド層106を成長させる。このp側クラッド層としては、n側クラッド層と同様に超格子構造であるのが好ましく、アンドープAl_xGaN_{1-x}(0≤x<1)よりなる層と、p型不純物をドープしたp型GaNよりなる層とを交互に積層して総膜厚0.3~0.8μm程度の超格子構造よりなるp側クラッド層を成長させる。最後に、p側クラッド層の上に、p型不純物をドープしたAl_xGaN_{1-x}(0≤x≤1)からなるp側コンタクト層107を成長させる。

【0034】ここで、不純物濃度としては、特に限定する必要はないが、好ましくはn型不純物、及びp型不純物は1×10¹⁸/cm³~1×10²⁰/cm³とする。また、前記n型不純物としてはSi、Ge、Sn、S、O、Ti、Zr、Cd等が挙げられ、p型不純物としてはBe、Zn、Mn、Mg、Ca、Sr等が挙げられる。

【0035】次に、前記窒化物半導体基板上に窒化物半導体レーザ素子を形成後、p電極とn電極とを同一面側に形成する場合には、n電極を形成するためにn側コンタクト層をエッチングにより露出させる。次に、ストライプ状の光導波路領域を形成するためにエッチングすることによりリッジを形成する。ここで、エッチングはリッジを形成するには異方性エッチングであるのが好ましく、例えばRIE(反応性イオンエッチング)装置等を使用する。ここで形成されるリッジ幅としては本発明においては後工程で形成する埋め込み層や出力にもよるが、リッジ幅は1.0~3.0μmと広くすることができる。また、エッチング深さとしては窒化物半導体素子内の少なくともp側クラッド層までエッチングするものとする。さらに、リッジ形状は、順メサ型、逆メサ型、垂直型から成り、これらの形状であれば横方向の光閉じ込めができ好ましい。

【0036】リッジを形成後、露出したリッジの側壁部からリッジの両側表面の窒化物半導体層上に絶縁体である絶縁体から成る埋め込み膜(例えば、ZrO_xやダイヤモンドライクカーボン、ガラス等)をスパッタ法等により形成する。この埋め込み膜の効果としては、電流狭窄、及び横方向の光閉じ込めである。横方向の光閉じ込めをするためには窒化物半導体層との間に屈折率差を設ける必要があり、またコア領域内に光を閉じ込めるには窒化物半導体よりも屈折率の小さい材料を埋め込み層に用いる。また、縦方向の光閉じ込めは屈折率の高いコア領域と、屈折率の低いp、n側クラッド層とで屈折率差をつけることでコア内に光を閉じ込めている。

【0037】その後、p電極201を形成するためにリッジ最上面に成膜された埋め込み層をリフトオフ等により除去する。次に、除去後、露出したp側コンタクト層の表面にNi/Auよりなるp電極をストライプ状に形成し、p電極を形成後、n側コンタクト層の表面にTi

／A1よりなるn電極202をリッジストライプと平行に形成する。次に取り出し電極であるパッド電極203をp電極、及びn電極上に形成する。

【0038】また、p電極をNi/Au/RhOとし、p側パッド電極をRhO/Pt/Auとする組み合わせとすることもできる。パッド電極を形成する前に、SiO₂、TiO₂等から成る誘電体多層膜を共振器面（光出射端面側）に形成してもよい。この誘電体多層膜を有することにより高出力時における光出射端面の端面劣化を抑制することができる。また、埋め込み膜301、ダメージ保護膜302を形成する。

【0039】さらに、共振器面を形成した後、該共振器面に誘電体多層膜を形成し、電極に平行な方向で切断してチップ化して窒化物半導体レーザ素子とする。この窒化物半導体レーザ素子をヒートシンクに設置し、ワイヤーボンディングし、キャップで封止することで窒化物半導体レーザダイオードとする。

【0040】以上により得られた窒化物半導体レーザダイオードを用いて室温でレーザ発振を試みたところ、発振波長400～420nm、閾値電流密度2.9kA/cm²において連続発振を示し、5mW程度の低出力時だけでなく30mW以上、好ましくは50mW程度の高出力時でもキックが発生せず、3000時間以上の寿命特性を示す。

【0041】

【実施例】以下に本発明の実施例を示すが本発明はこれに限定されない。

【実施例1】C面を主面とし、オリフラ面をA面とするサファイア基板1を用い、プラズマCVD装置を用い、圧力20Pa、RFを120W、SiH₄を5sccm、N₂Oを200sccm、温度を360℃としてSiO₂から成る剥離膜を膜厚0.1μmで成膜する。その後、パターン幅をA領域6μm、B領域14μmに形成する。次に該剥離膜を基板表面で化学結合した1分子層のみとするためにBHFでウェットエッチングを行う。この時、エッチングレートはSiO₂を0.3μm/m inでエッチングするものとする。

【0042】次に、MOCVD装置を用い、温度を500℃、キャリアガスに水素、原料ガスにアンモニアとTMG（トリメチルガリウム）とを用い、サファイア基板1上にGaNよりなる第1の窒化物半導体を200オング

グストロームの膜厚で成長させる。

【0043】さらに、連続反応でMOCVD装置内の雰囲気温度を1060℃とし、リフトオフを行う。その後、雰囲気温度を1070℃、キャリアガスを水素、原料ガスにアンモニアとTMG（トリメチルガリウム）とを用いて第2の窒化物半導体を第1の窒化物半導体（A領域）を成長核としてラテラル成長させる。

【0044】以上より得られた窒化物半導体基板は窒化物半導体のトータル膜厚が5μmであり、表面は鏡面かつ平坦化しておりチルトがなく、表面における単位面積あたりの転位数が1×10⁷個/cm²以下である窒化物半導体基板とすることができる。

【0045】【実施例2】実施例1において、窒化物半導体の成長条件にシランガスを加える他は、実施例1と同様に成長させる。得られる窒化物半導体基板は低転位欠陥であってSiドープのn型窒化物半導体基板を得ることができる。

【0046】【実施例3】実施例1において、基板にSiCを用いる他は、実施例1と同様に窒化物半導体を成長させる。得られる窒化物半導体基板は実施例1とほぼ同様の作用効果を有する窒化物半導体基板となる。

【0047】

【発明の効果】上記に示すように、本発明の窒化物半導体基板の製造方法によれば、応力を有する状態で保護膜上に窒化物半導体を成長させずに低転位欠陥の窒化物半導体基板を提供することができる。また、この窒化物半導体基板を用いて特性のよい発光素子や受光素子、電子デバイスが実現できる。

【図面の簡単な説明】

30 【図1】本発明における各工程において得られる窒化物半導体基板の構造を示す模式的断面図である。

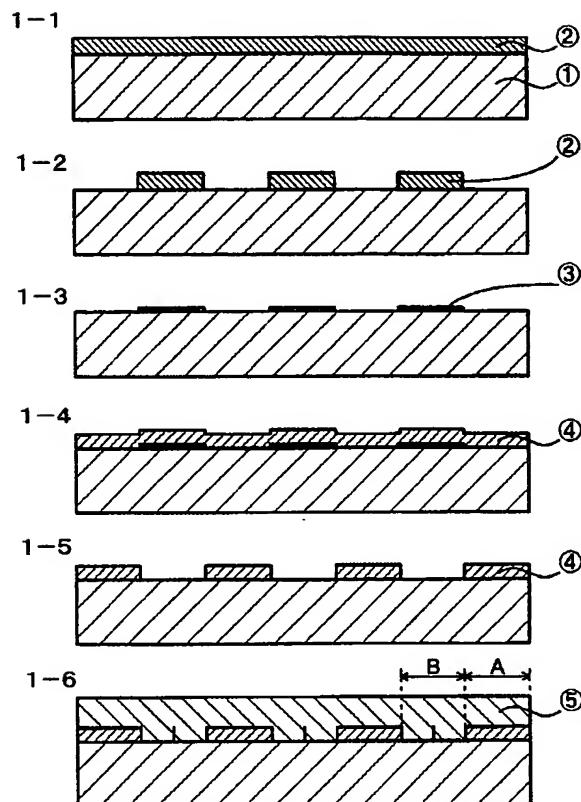
【図2】本発明における各工程において得られる窒化物半導体基板の構造を示す模式的断面図である。

【図3】本発明における一実施形態における窒化物半導体レーザ基板を示す模式的断面図である。

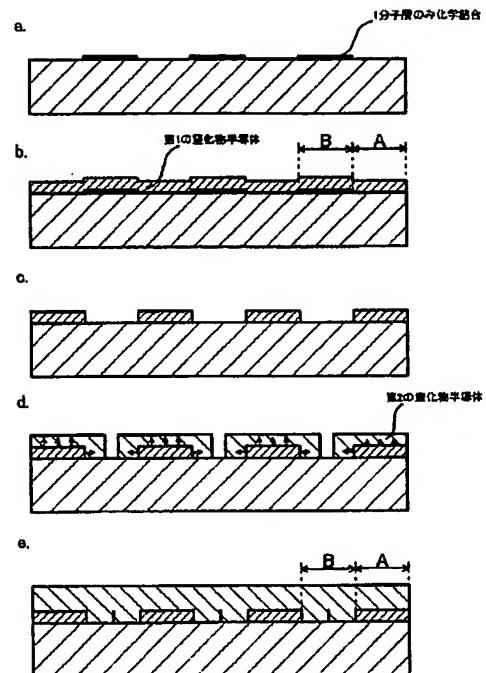
【符号の説明】

1	・	・	・	基板
2	・	・	・	剥離膜
3	・	・	・	基板表面で化学結合した剥離膜
40	4	・	・	第1の窒化物半導体
5	・	・	・	第2の窒化物半導体

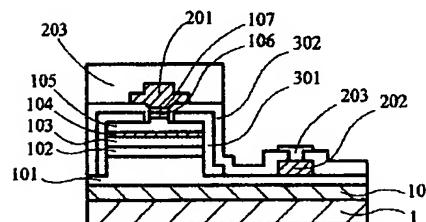
【図1】



【図2】



【図3】



フロントページの続き

Fターム(参考) 4G077 AA03 BE11 DB01 EA02 EE01

FJ03 SC10 TB03 TB05 TC14
TC17 TK11

5F045 AA04 AB09 AB14 AC08 AC12
AF02 AF09 BB12 DB06 HA01
HA22

5F073 AA13 AA73 AA74 CA07 CB05
DA05